(19)日本国特許庁（JP）　(12)公開特許公報（A）　(11)特許出願公開番号

特開平9－8206

(43)公開日　平成9年（1997）1月10日

(51)Int.Cl.*	識別記号	庁内整理番号	FI	技術表示箇所
H01L 23/50			H01L 23/50	B
23/12			23/11	A
				L

審査請求　未請求　請求項の数7　FD　（全15頁）

(21)出願番号　特願平7－173955

(22)出願日　平成7年（1995）6月19日

(71)出願人　000002897
大日本印刷株式会社
東京都新宿区市谷加賀町一丁目1番1号

(72)発明者　山田　隆一
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内

(72)発明者　佐々木　宏
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内

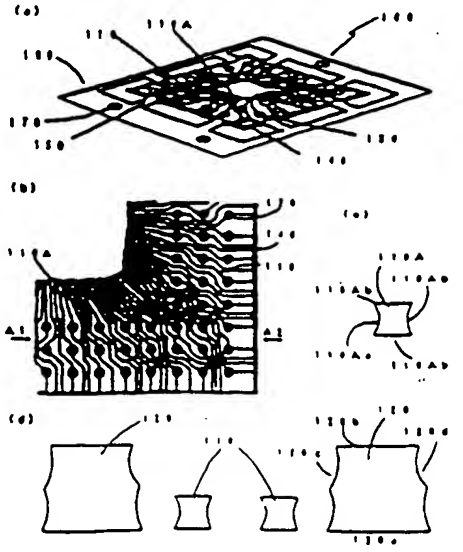
(74)代理人　弁理士　小西　淳美

(54)【発明の名称】リードフレームおよびBGAタイプの樹脂封止型半導体装置

(57)【要約】　(修正有)

【目的】　多端子化に対応でき、且つ、一層の薄型化に対応できるリードフレームを用いたBGAタイプの樹脂封止型半導体装置を提供する。

【構成】　インナーリード形成部に向い二次元的に配列された外部端子と電気的接続を行うための外部端子部120とを備えており、該インナーリードの先端部110Aは、断面形状が縦方向で第1層、第2層、第3層、第4層の4層を有しており、かつ第1層は非曲部でないリードフレームの厚さと同じ厚さの他の部分の一方の面と同一平面上にあって第2層に対向しており、第3層、第4層はインナーリードの内側に向かい凹んだ状に形成されており、外部端子部は、断面形状が縦方向で4層を有しており、1組の向かい合った2層はリードフレーム素材部上にあり、他の1組の2層はそれぞれ外部端子部の内側から内側に向かい凸状である。



【特許請求の範囲】

【請求項1】　2段エッチング加工によりインナーリードの先端部の厚さがリードフレーム素材の厚さよりも薄肉に外形加工された、BGAタイプの半導体装置用のリードフレームであって、少なくとも、インナーリードと、該インナーリードと一体的に連結し、且つインナーリード形成面に沿い二次元的に配列された外部回路と電気的接続を行うための外部端子部とを備えており、該インナーリードの先端部は、断面形状が略方形で第1面、第2面、第3面、第4面の4面を有しており、かつ第1面はリードフレーム素材と同じ厚さの他の部分の一方の面と同一平面上にあって第2面に向かい合っており、第3面、第4面はインナーリードの内側に向かい凹んだ形状に形成されており、外部端子部は、断面形状が略方形で4面を有しており、1組の向かい合った2面はリードフレーム素材面上にあり、他の1組の2面はそれぞれ外部端子部の内側から外側に向かい凸状であることを特徴とするリードフレーム。

【請求項2】　請求項1において、インナーリード部全体がリードフレーム素材の厚さよりも薄肉に外形加工されていることを特徴とするリードフレーム。

【請求項3】　請求項1ないし2記載のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、半導体素子は、電極部側の面において、インナーリード間に電極部が収まるようにして、インナーリードの第1面側に絶縁性接着材を介して固定されており、電極部はワイヤにてインナーリードの第2面側と電気的に接続されていることを特徴とするBGAタイプの樹脂封止型半導体装置。

【請求項4】　請求項1ないし2記載のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、半導体素子は、半導体素子のバンプを介してインナーリードの該第2面と電気的に接続していることを特徴とするBGAタイプの樹脂封止型半導体装置。

【請求項5】　請求項4記載におけるリードフレームのインナーリード先端の第2面がインナーリード側に凹んだ形状であることを特徴とする樹脂封止型半導体装置。

【請求項6】　請求項1ないし2記載のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、前記リードフレームは、ダイパッド部を有するもので、且つ、該ダイパッド部は、半導体素子の電極部側の電極部間に収まる大きさで、インナーリード先端部と同じ厚さを持つもので、半導体素子は、半導体素子の電極部側の面とインナーリード先端の第2面とが同じ方向を向くようにして、ダイパッド上に　電極部側の面を接着材により固定され、電極部はワイヤにてインナーリードの第2面側と電気的に接続されていることを特徴とするBGAタイプの樹脂封止型半導体装置。

【請求項7】　請求項1ないし2記載のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、前記リードフレームは、ダイパッド部を有するもので、且つ、半導体素子は、半導体素子の電極部とインナーリード先端の第2面とが同じ方向を向くようにして、ダイパッド上に、電極部側とは反対側の面を接着材より固定され、電極部はワイヤにてインナーリード先端の第2面側と電気的に接続されていることを特徴とするBGAタイプの樹脂封止型半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、リードフレームをコア材として回路を形成した面実装型の樹脂封止型半導体装置用のリードフレーム部材に関し、特に、BGA（Ball Grid Array）タイプの半導体装置用のリードフレーム部材の製造方法に関する。

【0002】

【従来の技術】近年、半導体装置は、電子機器の高性能化と軽薄短小化の傾向（時流）からLSIのASICに代表されるように、ますます高集積化、高機能化になっている。高集積化、高機能化された半導体装置においては、信号の高速処理のためには、パッケージ内のインダクタンスが無視できない状況になってきて、パッケージ内のインダクタンスを低減するために、電源、グランドの接続端子数を多くし、実質的なインダクタンスを下げるようにして、対応してきた。この為、半導体装置の高集積化、高機能化に外部端子（ピン）の総数の増加となり、ますます多端子（ピン）化が求められるようになってきた。多端子（ピン）IC、特にゲートアレイやスタンダードセルに代表されるASICあるいは、マイコン、DSP（Digital Signal Processor）等の半導体装置化には、リードフレームを用いたものとしては、QFP（Quad Flat Package）等の表面実装型パッケージが用いられており、QFPでは300ピンクラスのものまでが実用化に至ってきている。CFPは、図14（b）に示す単層リードフレーム140を用いたもので、図14（a）にその断面図を示すように、ダイパッド141上に半導体素子142をAgペースト等の処理がされたインナーリード先端部：142Aと半導体素子：142の端子（電極パッド）：142bをワイヤ143にて結線した後に、樹脂：144で封止し、ダムバー部をカットし、アウターリード：143部をガルウイング状に折り曲げて作製されている。このようなQFPは、パッ

ケージの4方向へ外部回路と電気的に接続するためのアウターリードを設けた構造となり、多端子（ピン）化に対応できるものとして開発されてきた。ここで用いられる単層リードフレーム1410には、通常、コバール、42合金（42％Ni－鉄）、銅系合金等の導電性に優れ、且つ強度が大きい金属板をフォトリソグラフィー技術を用いたエッチング加工方法やスタンピング法等により、図14（b）に示すような形状に加工して作製されていた。尚、図14（b）、（c）に単層リードフレーム[illegible]る断面図である。

【0003】しかしながら、近年の半導体素子[illegible]理の高速化及び高性能（機能）化は、更に多くの端子を必要としている。これに対し、QFPでは、外部端子ピッチを狭めることにより、更なる多端子化に対応できるが、外部端子を狭ピッチ化した場合、外部端子自身の幅も狭める必要があり、外部端子強度を低下させることとなる。その結果、端子成形（ガルウイング化）の位置精度あるいは平坦精度等において問題を生じてしまう。また、QFPでは、アウターリードのピッチが、0.4mm、0.3mmと更にピッチが狭くなるにつれ、これら狭ピッチの実装工程が難しくなってきて、高度なボード実装技術を実現せねばならない等の障害（問題）をかかえている。

【0004】これら従来のQFPパッケージがかかえる実装効率、実装性の問題を回避するために、半田ボールをパッケージの外部端子に置き換えた面実装型パッケージであるBGA（Ball Grid Array）と呼ばれるプラスチックパッケージ半導体装置が開発されてきた。BGAは、外部端子を裏面にマトリクス状（アレイ状）に配置した半田ボールとした表面実装型半導体装置（プラスチックパッケージ）の総称である。通常、このBGAは、入出力端子を増やすために、両面配線基板の片面に半導体素子を搭載し、もう一方の面に球状の半田を取付けた外部端子用電極を設け、スルーホールを通じて半導体素子と外部端子用電極との導通をとっていた。球状の半田をアレイ状に並べることにより、端子ピッチの間隔を従来のリードフレームを用いた半導体装置より広くすることができ、この結果、半導体装置の実装工程を難しくせず、入出力端子の増加に対応できた。BGAは、一般に図11に示すような構造である。図11（b）は図11（a）の裏面（基板）側からみた図で図11（c）はスルーホール1150部を示したものである。このBGAはBTレジン（ビスマレイミド系樹脂）を代表とする耐熱性を有する平板（樹脂板）の基材1102の片面に半導体素子1101を搭載するダイパッド1105と半導体素子1101からボンディングワイヤ1108により電気的に接続されるボンディングパッド1110を持ち、他方の面に格子状あるいは千鳥状に配置された半田ボールにより形成した外部接続端子1106をもち、外部接続端子1106とボンディングパッド1110の間を配線1104とスルーホール1150、配線1104Aにより電気的に接続している構造である。しかしながら、このBGAは搭載する半導体素子とワイヤの結線を行う回路と、半導体装置化した後にプリント基板に実装するための外部端子用電極とを、基材1102の両面に設け、これらをスルーホール1150を介して電気的に接続した複雑な構成であり、樹脂の熱[illegible]スルーホール1150に断線を生じることもあり、作製上、信頼性の点で問題が多かった。

【0005】このため、作製プロセスの簡略化、信頼性の低下を回避するため、上記図11に示す構造のものの他に、リードフレームをコア材として回路を形成したものも、近年、種々提案されてきた。これらのリードフレームを使用するBGAパッケージは、一般には、リードフレーム1210の外部端子部1214に対応する箇所に所定の孔をあけた、絶縁フィルム1260上にリードフレーム1210を固定して、樹脂封止した図12（a）に示すような構造、ないし図12（b）に示すような構造をとっていた。上記リードフレームを用いるBGAパッケージに使われるリードフレームは、従来、図13に示すようなエッチング加工方法により作製されており、外部端子部1214とインナーリード1212ともリードフレーム素材の厚さに作製されていた。ここで、図13に示すエッチング加工方法を簡単に説明しておく。先ず、銅合金もしくは42％ニッケル－鉄合金からなる厚さ0.25mm程度の薄板（リードフレーム素材1310）を十分洗浄（図13（a））した後、重クロム酸カリウムを感光剤とした水溶性カゼインレジスト等のフォトレジスト1320を該薄板の両表面に均一に塗布する。（（図13（b））

次いで、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して（図13（c））、レジストパターン1330を形成し、硬膜処理、洗浄処理等を必要に応じて行い、塩化第二鉄水溶液を主たる成分とするエッチング液にて、スプレイにて該薄板（リードフレーム素材1310）に吹き付け所定の寸法形状にエッチングし、貫通させる。（図13（d））

次いで、レジスト膜を剥膜処理し（図13（e））、洗浄後、所望のリードフレームを得て、エッチング加工工程を終了する。このように、エッチング加工等によって作製されたリードフレームは、更に、所定のエリアに銀メッキ等が施される。次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きポリイミドテープにてテーピング処理したり、必要に応じて所定の吊りバーを曲げ加工し、ダイパッド部をダウンセット[illegible]ング等による[illegible]

め、図13に示すようなエッチング加工方法においては、微細化加工に関しては、加工される素材の板厚からくる限界があった。

【0006】

【発明が解決しようとする課題】上記のように、リードフレームをコア材として用いたBGAタイプの樹脂封止型半導体装置においては、図14(b)に示す単層リードフレームを用いた半導体装置に比べ、同じ端子数で外部回路と接続するための外部端子ピッチを広くでき、半導体装置の実装性を改善していて、入出力端子の増加に対応できたが、一層の多端子化に対してはインナーリードの狭ピッチ化が必須でその対応が求められていた。本発明は、これに対応するためのもので、一層の多端子化に対応できる、リードフレームをコア材として回路を形成したBGAタイプの半導体装置を提供しようとするものである。同時に、このような半導体装置を作製するためのリードフレームを提供しようとするものである。

【0007】

【課題を解決するための手段】本発明のリードフレームは、2段エッチング加工によりインナーリードの先端部の厚さがリードフレーム素材の厚さよりも薄肉に外形加工された、BGAタイプの半導体装置用のリードフレームであって、少なくとも、インナーリードと、該インナーリードと一体的に連結し、且つインナーリード形成面に沿い二次元的に配列された外部回路と電気的接続を行うための外部端子部とを備えており、該インナーリードの先端部は、断面形状が略方形で第1面、第2面、第3面、第4面の4面を有しており、かつ第1面はリードフレーム素材と同じ厚さの他の部分の一方の面と同一平面上にあって第2面に向かい合っており、第3[illegible]面はインナーリードの内側に向かい凹んだ形状に形成されており、外部端子部は、断面形状が略方形で4面を有しており、1組の向かい合った2面はリードフレーム素材面上にあり、他の1組の2面はそれぞれ外部端子部の内側から外側に向かい凸状であることを特徴とするものである。そして、上記において、インナーリード部全体がリードフレーム素材の厚さよりも薄肉に外形加工されていることを特徴とするものである。また、本発明のBGAタイプの半導体装置は、上記本発明のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、半導体素子は、電極部（パッド）側の面において、インナーリード先に電極部が収まるようにして、インナーリードの第1面側に絶縁性接着材を介して固定されており、電極部（パッド）はワイヤにてインナーリードの第2面側と電気的に接続されていることを特徴とするものである。また、本発明のBGAタイプの半導体装置は、上記本発明のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、半導体素子は、半導体素子のバンプを介してインナーリードの先端第2面と電気的に接続していることを特徴とするものであり、該リードフレームのインナーリード先端の第2面がインナーリード側に凹んだ形状であることを特徴とするものである。また、本発明のBGAタイプの半導体装置は、上記本発明のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、前記リードフレームは、ダイパッド部を有するもので、且つ、該ダイパッド部は、半導体素子の電極部（パッド）側の面積に収まる大きさで、インナーリード先端部と同じ厚さをもつもので、半導体素子は、半導体素子の電極部側の面とインナーリードの第2面とが同じ方向を向くようにして、ダイパッド上に、電極部（パッド）側の面を接着材により固定され、電極部（パッド）はワイヤにてインナーリード先端の第2面側と電気的に接続されていることを特徴とするものである。また、本発明のBGAタイプの半導体装置は、上記本発明のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部の表面に半田等からなる外部回路と接続するための端子部を設けており、前記リードフレームは、ダイパッド部を有するもので、且つ、半導体素子は、半導体素子の電極部（パッド）とインナーリード先端の第2面とが同じ方向を向くようにして、ダイパッド上に、電極部（パッド）側とは反対側の面を接着材より固定され、電極部（パッド）はワイヤにてインナーリード先端の第2面側と電気的に接続されていることを特徴とするものである。

【0008】

【作用】本発明のリードフレームは、上記のような構成にすることにより、本発明の、一層の多端子化に対応できるBGAタイプの樹脂封止型半導体装置の作製を可能とするものである。詳しくは、本発明のリードフレームは、2段エッチング加工によりインナーリードの先端部の厚さがリードフレーム素材の厚さよりも薄肉に外形加工されたものであることより、即ち、図8、図9に示すようなエッチング加工方法により、インナーリードの先端部の厚さが素材の厚さよりも薄肉に外形加工することができ、インナーリードの狭ピッチ化に対応できるものとしている。そして、リードフレームが、インナーリードと一体的に連結した外部回路と接続するための外部端子部を、リードフレーム面に沿い二次元的に配列して設けていることより、BGAタイプの半導体装置に対応できるものとしている。そして、インナーリード全体をリードフレーム素材よりも薄肉にしていることにより、インナーリード先端部の狭いピッチ化のみならず、インナ[illegible]る。

さらに、リードフレームの、インナーリード先端部は、断面形状が略方形で第１面、第２面、第３面、第４面の４面を有しており　かつ第１面は薄肉部でない素材の厚さと同じ厚さの他の部分の一方の面と同一平面上にあって第２面に向かい合っており、第３面、第４面はインナーリードの内側に向かい凹んだ形状に形成されていることより、インナーリード先端部のワイヤボンディング域に対し、独立的にも狭いものとしている。またリードフレームの外部端子部は、断面形状が略方形で４面を有しており、１組の向かい合う２面はリードフレーム素材面上にあり、他の１組の２面はそれぞれ外部端子部の内側から外側に向かい凸状であることより、独立的にも充分狭ピッチとできるものとしている。又、本発明のＢＧＡタイプの半導体封止型半導体装置は、上記本発明のリードフレームを用いたもので、上記のような構成により、一層の多端子化に対応できるものとしている。

【０００９】

【実施例】本発明のリードフレームの実施例を添付図に基づいて説明する。先ず、本発明のリードフレームの実施例１を説明する。図１（ａ）は本実施例１のリードフレームを示した概略平面図であり、図１（ｂ）は、図１（ａ）の約１／４部分の拡大図で、図１（ｃ）はインナーリード先端の断面図で、図１（ｄ）は図１（ａ）のＡ１－Ａ２における断面の一部を示した断面図である。尚、図１（ａ）は概略図で、全体を分かり易くするために図１（ｂ）に比べ、インナーリードの数、外部端子部の数は少なくしてある。図中、１００はリードフレーム、１１０はインナーリード、１１０Ａはインナーリード先端部、１２０は外部端子部、１４０はダムバー、１５０は吊りバー、１６０はフレーム（枠）、１７０は位置孔である。本実施例１のリードフレームは、４２％ニッケル－鉄合金を素材とし、図８に示すエッチング加工方法により作製されたＢＧＡタイプの半導体装置用のリードフレームであり、図１（ａ）に示すように、インナーリード１１０に一体的に連結した外部端子部１２０をインナーリード形成面（リードフレーム面）に対し二次元的に配列しており、且つ、インナーリード先端部１１０Ａ部だけでなくインナーリード全体がリードフレーム素材の厚さよりも薄肉に形成されている。外部端子部１２０はリードフレーム素材の厚さに形成されている。インナーリード１１０の厚さは４０μｍ、インナーリード部１１０以外の厚さ（ｔ）は０．１５ｍｍでリードフレーム素材の厚みのままである。また、インナーリード先端部１１０Ａのピッチは０．１２ｍｍと狭いピッチで、半導体装置の多端子化に対応できるものとしている。インナーリードの先端部１１０Ａは、図１（ｃ）に示すように、断面形状が略方形で４面を有しており、第１面１１０Ａａはリードフレーム素材面で、薄肉部でないが、略平坦はでワイヤボンディングし易い形状となっており、第３面１１０Ａｃ、第４面１１０Ａｄはインナーリードの内側へ向かい凹んだ形状をしており、第２面１１０Ａｂ（ワイヤボンディング面）を狭くしても強度的に強いものとしている。外部端子部１２０は、図１（ｄ）に示すように、断面形状が略方形で４面を有しており、１組みの向かい合った２面１２０ａ、１２０ｂに外部端子の内側から外側に向かい凸状である。また、図１（ｄ）に示すように、インナーリード部１１０の断面形状は、図１（ｃ）に示すインナーリード先端部１１０Ａの断面形状と同じ形状である。例、本実施例リードフレーム１００においては、外部端子部１２０にダムバー１４０と一体的に連結している。

【００１０】次いで、本発明のリードフレームの実施例２を説明する。図２（ａ）に本実施例２のリードフレーム１００Ａ示した概略平面図であり、図２（ｂ）は、図２（ａ）ののの約１／４部分の拡大図で、図２（ｃ）（イ）はインナーリード先端の断面図で、図２（ｃ）（ロ）は図１（ａ）のＣ１－Ｃ２におけるインナーリード１１０の断面を示した断面図である。図２（ｃ）（ハ）は図１（ａ）のＣ１－Ｃ２における外部端子部１２０の断面を示した断面図である。尚、図２（ａ）は概略図で、全体を分かり易くするために図２（ｂ）に比べ、インナーリードの数、外部端子部の数は少なくしてある。本実施例２のリードフレームも、４２％ニッケル－鉄合金を素材とし、図８に示すエッチング加工方法により作製されたＢＧＡタイプの半導体装置用のリードフレームであり、図２（ａ）に示すように、インナーリード１１０に一体的に連結した外部端子部１２０をリードフレーム面に対し二次元的に配列しているが、実施例１のリードフレームとは異なり、インナーリード先端部１１０Ａ部だけをリードフレーム素材の厚さよりも薄肉に形成されている。図２（ｃ）（イ）に示すように、インナーリード先端部１１０Ａの断面は、実施例１の場合とほぼ同じである。図２（ｃ）（ロ）に示すように、実施例１のリードフレームとは異なり、半導体素子と電極部（パッド）とワイヤボンディングにて形成するためのボンディングエリアを含むインナーリード先端部１１０Ａ以外は外部端子部１２０と同じくリードフレーム素材の厚さに形成されている。このため、インナーリード先端部１１０Ａに比べ狭ピッチを組むことができない。図２（ｃ）（ハ）に示すように、外部端子部１２０の断面は、実施例１のリードフレームと同様に、リードフレーム素材の厚さに形成されている。尚、本実施例リードフレーム１００Ａにおいても　外部端子部１２０はダムバー１４０と一体的に連結している。

【００１１】尚、実施例１及び実施例２のリードフレームは、通常図１（ａ）や図２（ａ）に示すごとくニッケ

ード先端部を連結部１１０２にて固定した状態にエッチング加工した後、インナーリード１１０部を粘着テープ１９０で固定した（図３（ｂ））後に、プレス等にて、本実施例変更性部の四には不要の連結部１１０８を除去して（図２（ａ））、形成した。尚、実施例２のリードフレームの場合には、インナーリード先端部をダイパッドに連結連結した状態にエッチング加工したため、不要部をカットしても良い。

【００１２】実施例１のリードフレームのエッチング加工方法を図８に基づいて説明する。図８は、この実施例１のリードフレームのエッチング加工方法を説明するための工程断面図であり、図１（ｂ）のＡ１－Ａ２部の凹面部における製造工程図である。図８中、８１０はリードフレーム素材、８２０Ａ、８２０Ｂはレジストパターン、８３０は第一の開口部、８４０は第二の開口部、８５０は第一の凹部、８６０は第二の凹部、８７０は平坦状面、８８０はエッチング抵抗層を示す。また、１１０はインナーリード、１２０は外部端子部である。先ず、４２％ニッケル－鉄合金からなり、厚みが０．１５ｍｍのリードフレーム素材８１０の両面に、重クロム酸カリウムを感光剤とした水溶性カゼインレジストを塗布した後、所定のパターン版を用いて、所定形状の第一の開口部８３０、第二の開口部８４０をもつレジストパターン８２０Ａ、８２０Ｂを形成した。（図８（ａ））

第一の開口部８３０は、後のエッチング加工において外部端子部の形状を形成するとともに、インナーリード形成領域におけるリードフレーム素材８１０をこの開口部からベタ状にリードフレーム素材よりも薄くにエッチングするためのもので、レジストの第二の開口部８４０は、インナーリード部および外部端子部の形状を形成するためのものである。次いで、液温５７°Ｃ、濃度４８Ｂｅの塩化第二鉄溶液を用いて、スプレー圧２．５ｋｇ／ｃｍ²にて、レジストパターンが形成されたリードフレーム素材８１０の両面をエッチングし、ベタ状（平坦状）に腐蝕された第一の凹部８５０の深さｈがリードフレーム部材の１／３に達した時点でエッチングを止めた。（図８（ｂ））

上記第１回目のエッチングにおいては、リードフレーム素材８１０の両面から同時にエッチングを行ったが、必ずしも両面から同時にエッチングする必要はない。少なくとも、インナーリード部形状を形成するための、所定形状の開口部をもつレジストパターン８２０Ｂが形成された面側から腐蝕液によるエッチング加工を行い、腐蝕されたインナーリード部形成領域において、所定量エッチング加工し止めることができれば良い。本実施例のように、第１回目のエッチングにおいてリードフレーム素材８１０の両面から同時にエッチングすることにより、後述する第２回目のエッチングの場合と比べ、第１回目エッチングと第２回目エッチングのトータル時間が短縮できる。次いで、第一の開口部８３０側の腐蝕された第一の凹部８５０にエッチング抵抗層８８０としての耐エッチング性のあるポジメルト型ワックス（サンケミックと同じワックス、型番ＭＲ－ＷＢ６）を、ダイコータを用いて、塗布し、ベタ状（平坦状）に腐蝕された第一の凹部８５０に埋め込んだ。レジストパターン８２０Ａ上もしくはエッチング抵抗層８８０に塗布された状態とした。（図８（ｃ））

エッチング抵抗層８８０を、レジストパターン８２０Ａ上全面に塗布する必要はないが、第一の凹部８５０を含む一部にのみ塗布することは良しいえに、図８（ｃ）に示すように、第一の凹部８５０とともに、第一の開口部８３０側全面にエッチング抵抗層８８０を塗布した。本実施例で使用したエッチング抵抗層８８０は、アルカリ現像型のワックスであるが、基本的にエッチング液に耐性があり、エッチング時にある程度の柔軟性のあるものが、好ましく、特に、上記ワックスに限定されず、ＵＶ硬化型のものでも良い。このようにエッチング抵抗層８８０をインナーリード先端部の形状を形成するためのパターンが形成された面側の腐蝕された第一の凹部８５０に埋め込むことにより、後工程でのエッチング時に第一の凹部８５０が腐蝕されて大きくならないようにしているとともに、高精細なエッチング加工に対しての最適な強度特性をしており、スプレー圧を高く（２．５ｋｇ／ｃｍ²以上）とすることができ、これによりエッチングが深さ方向に進行しやすくなり、この後、第２回目のエッチングを行い、凹状に腐蝕された第二の凹部８６０形成面側からリードフレーム素材８１０をエッチングし、貫通させ、インナーリード１１０および外部端子部１２０を形成した。（図８（ｄ））

第１回目のエッチング加工にて形成された、エッチング形成面８７０は平坦であるが、この面を挟む２面はインナーリード側にへこんだ凹状である。次いで、洗浄、エッチング抵抗層８８０の除去、レジスト膜（レジストパターン８２０Ａ、８２０Ｂ）の除去を行い、インナーリード１１０および外部端子部１２０が加工された図１（ａ）に示すリードフレームを得た。エッチング抵抗層８８０とレジスト膜（レジストパターン８２０Ａ、８２０Ｂ）の除去には水酸化ナトリウム水溶液により同時除去した。

【００１３】上記図８に示すリードフレームのエッチング加工方法に図１（ｂ）のＡ１－Ａ２部の断面部における製造工程図を示したものであるが、図１（ａ）に示すインナーリード先端部１１０Ａの形成も、図８に示したインナーリード１１０部の形成と同じようにして形成される。図８に示すエッチング加工方法によりインナーリード全体をリードフレーム素材よりも薄肉にかつ加工す

化を可能とし、インナーリード先端以外の箇所においてもインナーリード間の狭間隔化を可能としている。特に、図1（c）に示すように、インナーリード先端の第1面110Aaを薄肉部以外のリードフレーム素材の厚さと同じ厚さの他の部分と同一面に、第2面110Abと対向させて形成し、且つ、第3面110Ac、第4面110Adをインナーリード側に凹状にすることができる。

【0014】図2に示す、実施例2のリードフレームは、図8に示すエッチング加工方法において、一部を変えることによって作製することができる。即ち、インナーリード先端部110Aに図8に示すインナーリード部110作成と同じく、リードフレーム素材810の厚さより薄肉化して形成し、インナーリード110の先端部以外は、図8に示す外部端子部120の作成と同じく、リードフレーム素材810と同じ厚さに形成することにより、インナーリード先端部のみをリードフレーム素材より薄肉に形成した実施例2のリードフレームをエッチング加工にて作製できる。

【0015】後述する実施例2の半導体装置のようにバンプを用いて半導体素子をインナーリードの第2面110bに搭載し、インナーリードと電気的に接続する場合には、第2面110bをインナーリード側に凹んだ形状に形成した方がバンプ接続の時の許容度が大きくなる為、図9に示すエッチング加工方法が採られる。図9に示すエッチング加工方法は、第1回目のエッチング工程までは、図8に示す方法と同じであるが、エッチング保護層880を第二の凹部860側に埋め込んだ後、第一の凹部850側から第2回目のエッチングを行い、貫通させる点で異なっている。図9に示すエッチング加工方法によって得られたリードフレームのインナーリード先端を含めインナーリードの断面形状は、図5（b）に示すように、第2面110bがインナーリード側にへこんだ凹状になる。

【0016】尚、上記図8、図9に示すエッチング加工方法のように、エッチングを2段階にわけて行うエッチング加工方法を、一般には2段エッチング加工方法と言っており、微細加工に有利な加工方法である。図1に示す実施例1のリードフレーム110や図2に示す実施例2のリードフレームのエッチング加工方法においては、2段エッチング加工方法と、パターン形状を工夫することにより部分的にリードフレーム素材を薄くしながら外形加工をする方法とが組合せて採られており、リードフレーム素材を薄くした部分においては、特に、微細な加工ができるようにしている。図8、図9に示す、上記の方法においては、インナーリード先端部110の薄肉化加工は、最終的に得られるインナーリード先端部の厚さに左右されるもので、例えば、板厚tをtmmまで薄肉加工可能となる。板厚tを30μm程度まで薄くし、平坦幅W1を70μm程度とすると、インナーリード先端部ピッチpが0.12mm程度まで狭狭加工ができるが、板厚t、平坦幅W1のとり方次第ではインナーリード先端部ピッチpは更に狭いピッチまで作製が可能となる。

【0017】次いで、本発明のBGAタイプの樹脂封止型半導体装置の実施例を挙げ、図を用いて説明する。先ず、本発明のBGAタイプの樹脂封止型半導体装置の実施例1を挙げる。図4（a）は、実施例1の樹脂封止型半導体装置の断面図で、図4（b）、図4（c）は、それぞれ、インナーリード先端部および外部端子部の半導体装置の広がり方向の断面図である；図4中、200は半導体装置、210は半導体素子、211は電極部（パッド）、220はワイヤ、240は封止用樹脂、250は接着用テープ、260は絶縁性接着材、270は端子部である。本実施例1の半導体装置は、上記実施例1のリードフレームを用いたBGAタイプの樹脂封止型半導体装置であって、リードフレームの外部端子部120の表面に半田からなる外部回路と接続するための端子部270を半導体装置の一面に二次元的に配列して設けている。本実施例1においては、半導体素子210は、電極部（パッド）211側の面にて、インナーリード110側に電極部211が収まるようにして、インナーリード110の第1面110a側に絶縁性接着材260を介して固定されており、電極部（パッド）211はワイヤ220にてインナーリード110の第2面側110bと接続されて電気的に接続されている。本実施例1の半導体装置は、半導体素子のサイズとほぼ同じ大きさに封止用樹脂240にて樹脂封止されており、CSP（Chip Size Package）とも言える。また、ワイヤ220にて結線するインナーリード110の先端部がリードフレーム素材より薄肉に形成されていることより、半導体装置の薄型化にも対応できるものである。

【0018】本実施例1の半導体装置に用いられたリードフレームのインナーリード部110の断面形状は、図10（イ）（a）に示すようになっており、エッチング平坦面（第2面）110Ab側の幅W1にはほぼ等しく反対側の面110Aa（第1面）の幅W2より若干大きくなっており、W1、W2（約100μm）ともこの部分の板厚t方向中部の幅Wよりも大きくなっている。このようにインナーリード先端部の断面は広くなった断面形状であり　且つ　第3面110Ac、第4面110Adがインナーリード側に凹んだ形状であるため、第1面110Aa、第2面110Abのどちらの面を用いても半導体素子（図示せず）とインナーリード先端部110Aとワイヤによる結線（ボンディング）が安定し、ボンディングし易すいものとなっているが、本実施例1の半

(3)

bはエッチング加工による平坦面（第2面）．１１０Ａａはリードフレーム素材面（第1面）．１０２０Ａはワイヤ．１０２１Ａはめっき層である．尚，エッチング平坦状態１１０Ａｂ（第2面）がアラビの粗い面であるため．図１０（ロ）の（ａ）の場合は，特に超音波（ボンディング）適性が劣れる．図１０（ハ）に図１３に示す加工方法にて作製されたリードフレームのインナーリード先端部１０１０Ｂと半導体素子（図示せず）との結線（ボンディング）を示すものであるが，この場合もインナーリード先端部１０１０Ｂの裏面は平坦ではあるが，この部分の板厚方向の幅に比べ大きくとれない．また両面ともリードフレーム素材面である為，結線（ボンディング）適性は本実施例のエッチング平坦面より劣る．図１０（ニ）はプレス（コイニング）によりインナーリード先端部を高密化した後にエッチング加工によりインナーリード先端部１０１０Ｃ，１０１０Ｄを加工したもの，半導体素子（図示せず）との結線（ボンディング）を示したものであるが，この場合はプレス面側が図に示すように平坦になっていないため，どちらの面を用いて結線（ボンディング）しても，図１０（ニ）の（ａ），（ｂ）に示すように結線（ボンディング）の際に安定性が悪く品質的にも問題となる場合が多い．尚，１０１０Ａｂはコイニング面，１０１０Ａａはリードフレーム素材面である

【００１９】次に，本発明のＢＣＡタイプの樹脂封止型半導体装置の実施例２を挙げる．図５（ａ）は，実施例２の樹脂封止型半導体装置の断面図で，図５（ｂ），図５（ｃ）は，それぞれインナーリード先端部および外部端子部の，半導体装置の厚み方向の断面図である．図５中，２００は半導体装置，２１０は半導体素子，２１２はバンプ，２４０は封止用樹脂，２５０は絶縁用テープ，２７０は端子部である．本実施例２の半導体装置は，４２合金（４２％ニッケル－鉄合金）からなる０．１５ｍｍ厚のリードフレーム素材を図９に示すエッチング加工方法により，図１（ａ），図１（ｂ）に示す上記実施例１と同じ外観で，インナーリード全体をリードフレームの素材より薄肉に形成したリードフレームを用いたＢＣＡタイプの樹脂封止型半導体装置であって，リードフレームの外部端子部１２０の裏面に平田からなる外部接続と指向するための端子部２７０を半導体装置の一面に二次元的に配列して設けている．本実施例２においては，半導体素子２１０は，バンプ２１２を介してインナーリード１１０の先端で第２面：１０ｂと電気的に接続している．尚，絶縁性テープ２５０はインナーリード１１０の先端に近いに位置されているが，リードフレームが薄くヤカに強度が問題されない場合には，リードフレームの全面にわたり張ってもよい．

【００２０】本実施例２の半導体装置に用いられたリードフレームのインナーリード部１１０の断面形状は，図

(4)

平坦面１１０Ａｂ側のほＷ１Ａにほぼ平坦で反対側の面のほＷ２Ａより若干大きくなっており，Ｗ１Ａ，Ｗ２Ａ（約１０μｍ）ともこの部分の板厚三方向中部のほＷＡよりも大きくなっている．図１０（イ）（ｂ）に示すようにインリーリード先端部の断面に広くなった断面形状であり，第１面１１０Ａａが平坦状で，第２面１１０Ａｂがインナーリード側に凹んだ形状をしており，且つ第３面１１０Ａｃ，１１０Ａｄもインナーリード側に凹んだ形状をしている為，第２面１１０Ａｂにて安定してバンプによる接続をし易いものとしている．

【００２１】尚，本実施例２の半導体装置においては，図９に示すエッチング加工方法により作製されたリードフレームで，インナーリード全体がリードフレーム素材よりも厚肉に形成されたものを用いており，図５（ｂ）に示すように，インナーリード先端部を含むインナーリード１１０の第２面１１０ｂがインナーリード先端側に凹んだ形状で，バンプ接続の許容を大きくしている．

【００２２】次に，本発明のＢＣＡタイプの樹脂封止型半導体装置の実施例３を挙げる．図６（ａ）は，実施例３の樹脂封止型半導体装置の断面図で，図６（ｂ），図６（ｃ）は，それぞれインナーリード先端部および外部端子部の，半導体装置の厚み方向の断面図である．図６中，２００は半導体装置，２１０は半導体素子，２１１はワイヤ，２２０はワイヤ，２４０は封止用樹脂，２５０は絶縁用テープ，２６０は導電性接着材，２７０は端子部，２８０は接続部，２９０は接着材である．本実施例３の半導体装置は，上記実施例１のリードフレームにダイパッドを有するリードフレームを使用したＢＣＡタイプの樹脂封止型半導体装置であって，リードフレームの外部端子部１２０の裏面に平田からなる外部接続と接続するための端子部２７０を半導体装置の一面に二次元的に配列して設けている．使用したリードフレームは，実施例１の図８に示すエッチング加工方法により，インナーリード全体およびダイパッド１３０をリードフレーム素材よりも薄肉に形成したもので，ダイパッド１３０とこれに結着する部分を除き，材質，外観等に実施例１のリードフレームと同じである．本実施例３の半導体装置においては，ダイパッド部１３０は，半導体素子の電極部（パッド）２１１Ａに収まる大きさで，半導体素子２１０は，半導体素子の電極部２１１Ａ側の面とインナーリード１１０の第２面１１０ｂとが同じ方向を向くようにして，ダイパッド１３０上に　電極部（バンプ）２１１Ａの面を導電性接着材Ｍ２６０により固定され，電極部（バンプ）２１１はワイヤにてインナーリード１１０の第２面１１０ｂと電気的に接続されている．このように構成することで実施例１あるいは比較する実施例４より，半導体装置を薄型にすることができる．また，ここで，導電性接着材Ｍを用いているのは，半導体素子が発する熱をダイパッドを通じて放熱するためである．

15

ドライン等を接続すれば、ノイズを効果的に放散できる。図中２８０は半導体装置の外周を覆うように接着材２９０を介して設けられているが、半導体装置が特に薄型となって強度が不十分である場合に役に立つもので、必ずしも必要ではない。このように、ダイパッドと半導体素子とを導電接着材を介して接続することで、ダイパッドをグランドラインと接続した場合に放熱効果だけでなくノイズ対策にもなる。

【００２３】次に、本発明のＢＧＡタイプのｗｅｌｄ止型半導体装置の実施例４を挙げる。図７（ａ）は、実施例４の断面封止型半導体装置の断面図で、図７（ｂ）、図７（ｃ）は、それぞれインナーリード先端部および外部端子部の、半導体装置のと厚み方向の断面図である。図７中、２００は半導体装置、２１０は半導体素子、２１１はワイヤ、２２０はワイヤ、２４０は封止用樹脂、２５０は絶縁テープ、２６０は導電性接着材、２７０は端子部である。本実施例４の半導体装置は、実施例３の半導体装置と同じく、４２％合金（４２％ニッケル－鉄合金）にて、図８に示すエッチング加工方法により、インナーリード１１０全体およびダイパッド１３０をモールドフレーム素材の厚さより薄肉状に形成したリードフレームを用いたＢＧＡタイプの断面封止型半導体装置であり、リードフレームの外部端子部１２０の底面に半田等からなる外部回路と接続するための端子部２７０を設けている。尚、ダイパッド１３０は実施例３に比べ大きく半導体素子２１０と略同じ大きさである。半導体素子２１０は、半導体素子の電極部（パッド）２１１とインナーリード１１０の第２面１１０ｂとが同じ方向になるようにして、ダイパッド１３０上に、電極部（パッド）２１１側とは反対側の面を導電接着材２６０により固定され、電極部（パッド）２１１はワイヤ２２０にてインナーリード１１０のの第２面１１０ｂ側と電気的に接続されている。

【００２４】上記、実施例１～実施例４の半導体装置は、いずれも、図８、図９に示されるような、２段エッチング加工方法を用い、少なくともインナーリード先端部をリードフレーム素材よりも薄肉に形成しており、従来の図１２に示す、リードフレームをコアとして用いたＢＧＡタイプの樹脂封止型半導体装置よりも、一層の多端子化に対応できるもので、同時に、インナーリード先端部をリードフレーム素材よりも薄肉に形成していることにより、半導体装置の薄型化にも対応できるものである。

【００２５】

【発明の効果】本発明のリードフレームは、上記のように、少なくともインナーリード先端部をリードフレーム素材の厚さより薄肉に２段エッチング加工したもので、外部端子部をリードフレーム厚さのままに外形加工したリードフレームを用いたＢＧＡタイプの半導体装置に比べ、一層の多端子化が可能なＢＧＡタイプの樹脂封止型半導体装置の提供を可能とするものである。また、本発明のＢＧＡタイプの樹脂封止型半導体装置は、上記のように、本発明のリードフレームを用いたもので、一層の多端子化と薄型化ができる、リードフレームを用いたＢＧＡタイプの半導体装置の提供を可能とするものである。

【図面の簡単な説明】

【図１】本発明リードフレームの実施例１の断面図

【図２】本発明リードフレームの実施例２の断面図

【図３】本発明リードフレームを説明するための図

【図４】本発明のＢＧＡタイプ半導体装置の実施例１の断面図

【図５】本発明のＢＧＡタイプ半導体装置の実施例２の断面図

【図６】本発明のＢＧＡタイプ半導体装置の実施例３の断面図

【図７】本発明のＢＧＡタイプ半導体装置の実施例４の断面図

【図８】本発明のリードフレームの製造方法を説明するための工程図

【図９】本発明のリードフレームの製造方法を説明するための工程図

【図１０】本発明のリードフレームの半導体素子との接続性を説明するための図

【図１１】従来のＢＧＡ半導体装置を説明するための図

【図１２】従来のリードフレームを用いたＢＧＡタイプ半導体装置の断面図

【図１３】従来のリードフレームの製造方法を説明するための工程図

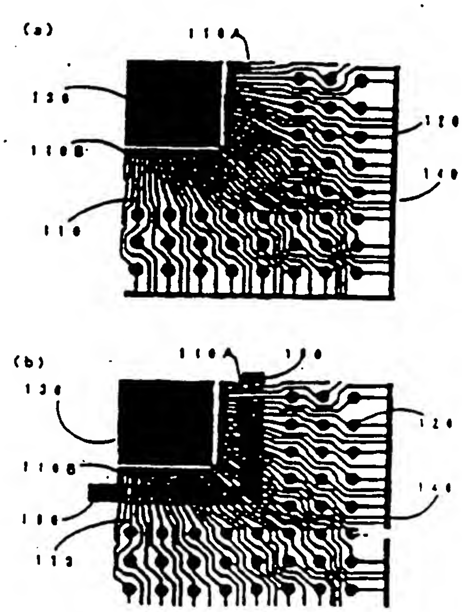
【図１４】本発明リードフレームとそれを用いた半導体装置の図

【符号の説明】

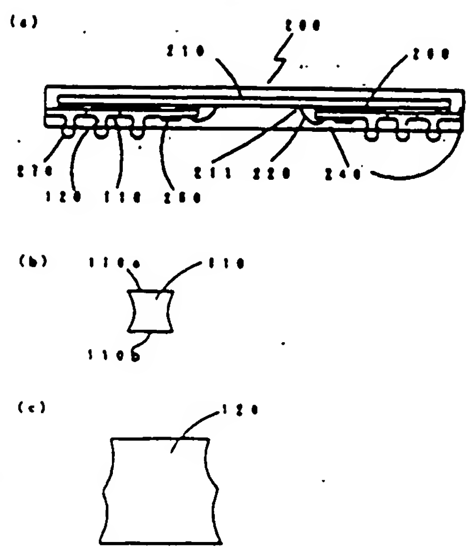
１００、１００Ａ	リードフレーム
１１０	インナーリード
１１０Ａ	インナーリード先端部
１２０	外部端子部
１４０	ダムバー
１５０	吊りバー
１６０	フレーム（枠部）
１７０	位置孔
２００	半導体装置
２１０	半導体素子
２１１	電極部（パッド）
２２０	ワイヤ
２４０	封止用樹脂
２５０	絶縁用テープ

810	リードフレーム素材
820A、820B	レジストパターン
830	第一の開口部
840	第二の開口部
850	第一の凹部
860	第二の凹部
870	平坦状面
880	エッチング抵抗層
1010B、1010C、1010D	インナーリード先端部
1020A、1020B、1020C	ワイヤ
1021A、1021B、1021C	めっき部
1010Aa	リードフレーム素材面
1010Ab	コイニング面
1101	半導体素子
1102	基材
1103	モールドレジン
1104、1104A	配線
1105	ダイパッド
1108	ボンディングワイヤ
1106A	外部接続端子
1118	めっき部
1150	スルーホール
1151	熱電対ビア
1200、1200A	半導体装置
1210	リードフレーム
1211	ダイパッド
1212	インナーリード
1214	外部端子部
1220	半導体素子
1221	電極部（パッド）
1230	ワイヤ
1240	封止樹脂
1260	絶縁フィルム
1310	リードフレーム素材
1320	フォトレジスト
1330	レジストパターン
1340	インナーリード
1400	半導体装置
1410	（単層）リードフレーム
1411	ダイパッド
1412	インナーリード
1412A	インナーリード先端部
1413	アウターリード
1414	ダムバー
1415	フレーム（枠）部
1420	半導体素子
1421	電極部（パッド）
1430	ワイヤ
1440	封止樹脂

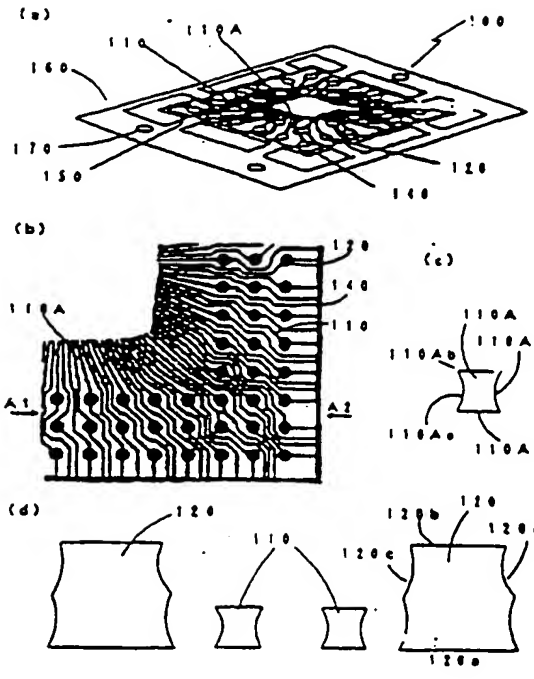
【図3】



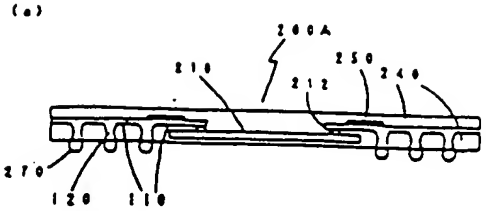
【図4】



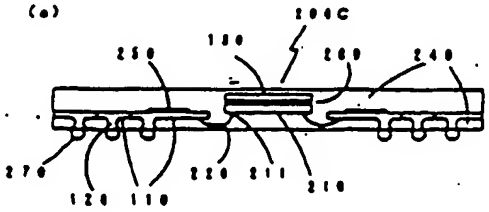
【図1】


(a)
100
110
110A
160
170
150
120
140
(b)
120
140
110
110A
A1
A2
(c)
110A
110Ab
110Aa
(b)
110a
110
110b
(d)
120
110
120b
120
120d
120c
120a
(e)
120

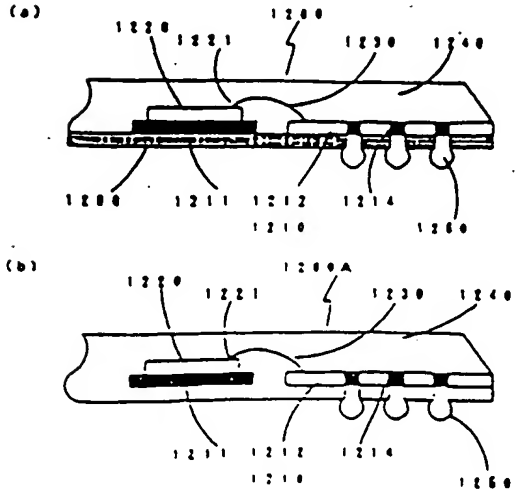
【図5】


(a)
200A
250
240
210
212
270
120
110

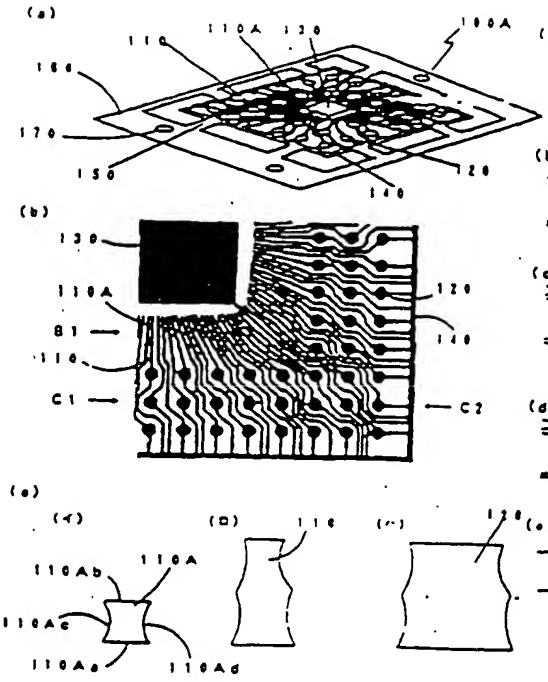
【図7】


(a)
200C
250
120
260
240
270
220
211
210
120
110
(b)
110a
110
110b
(c)
120

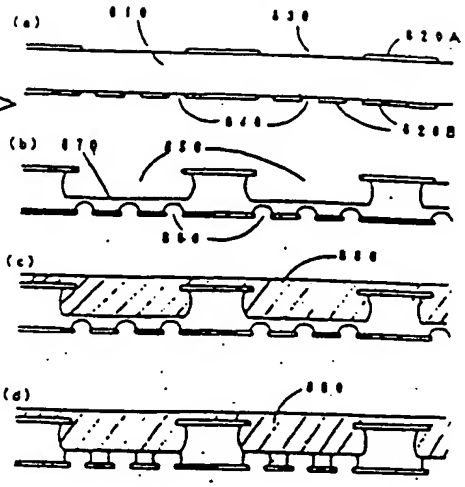
【図12】

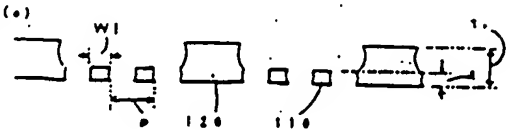

(a)
1220
1221
1200
1230
1240
1200
1211
1212
1214
1210
1250
(b)
1200A
1220
1221
1230
1240
1211
1212
1214
1210
1250

【図2】

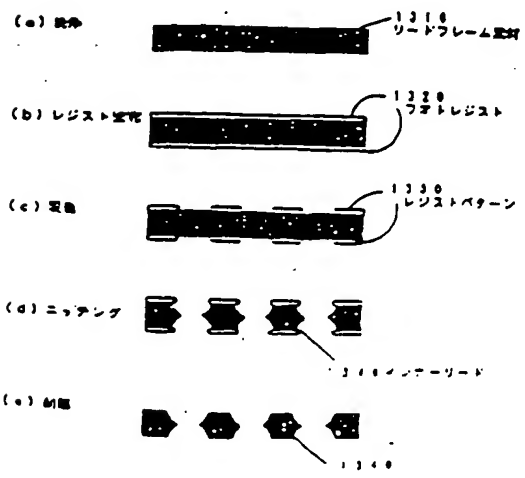

(a)
110A 130
110
100A
160
170
150
120
140
(b)
130
110A
81
110
C1
120
140
C2
(e)
(イ)
110Ab
110A
110Ac
110Aa
110Ad
(ロ)
110
(ハ)
120

【図8】

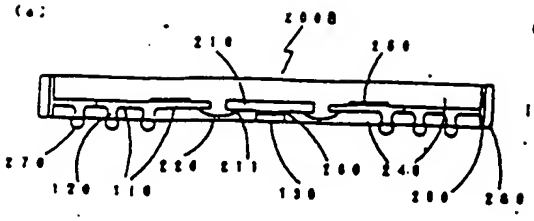

(a)
810
830
820A
840
820B
(b)
870
850
860
(c)
880
(d)
880


(e)
W1
P
120
110

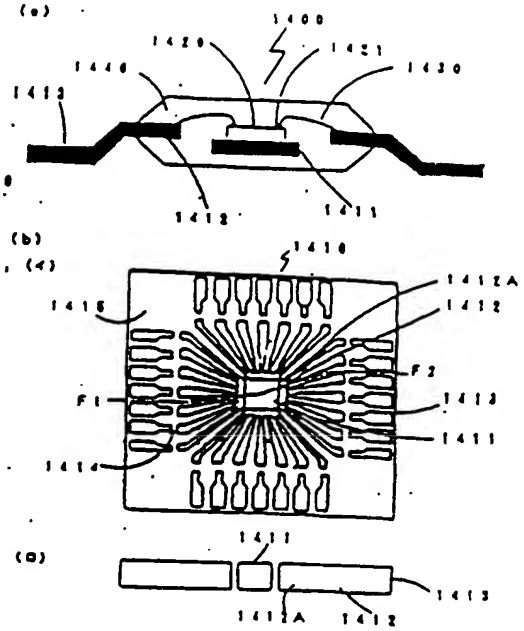
【図13】


(a)
1310
リードフレーム素材
(b)
1320
フォトレジスト
(c)
1330
レジストパターン
(d)
(e)
1340

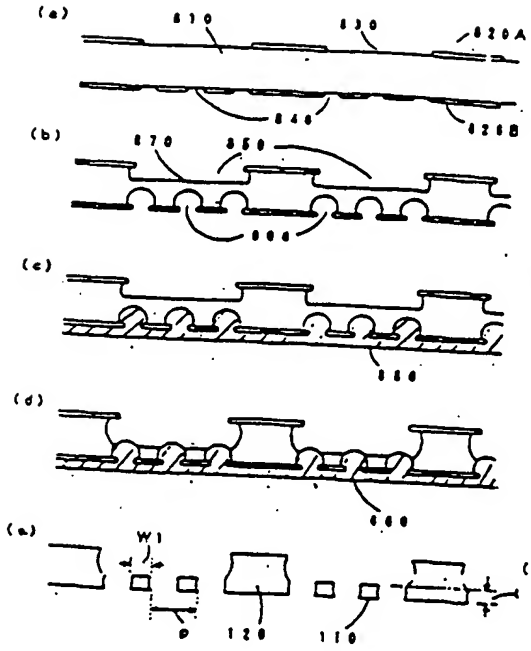
【図6】


(a)
2008
210
260
270
120
110
220
211
130
240
280
260
(b)
110a
110
110b
(c)
120

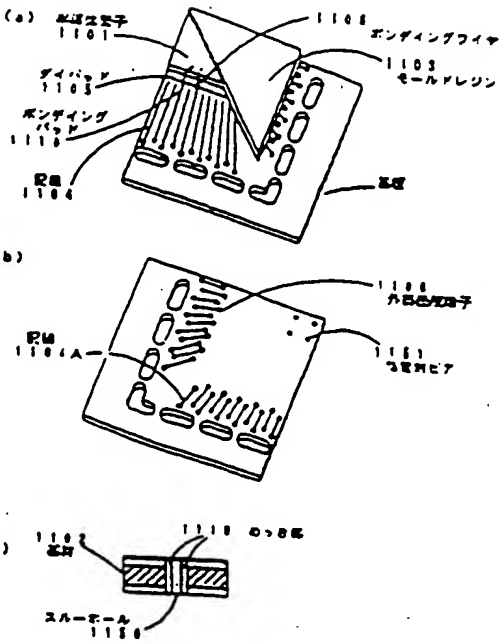
【図14】


(a)
1400
1420
1421
1430
1440
1413
1412
1411
(b)
(c)
1410
1412A
1412
1415
F2
F1
1413
1411
1414
(d)
1411
1413
1412A
1412

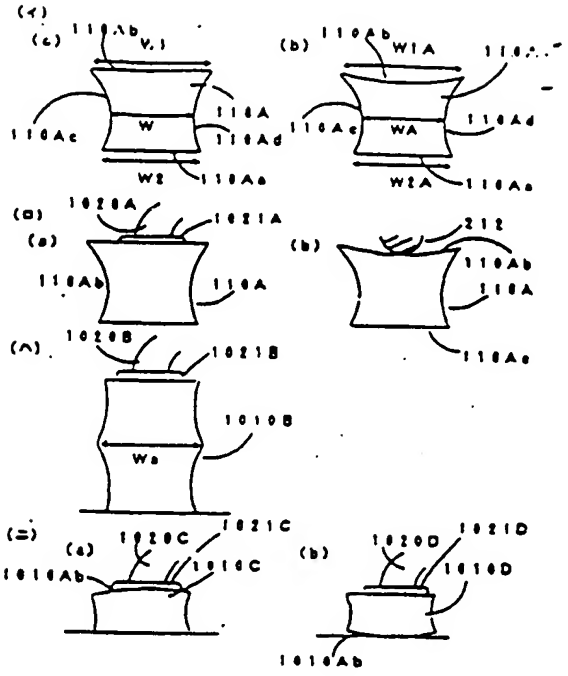
(図9)


(a)
810
830
820A
840
820B
(b)
870
850
860
(c)
880
(d)
880
(e)
W1
P
120
110

(図11)


(a)
1101
1105
1103
1102
1104
(b)
1106
1101A
1151
(c)
1102
1110
1150

【図10】


(イ)
(c)
110Ab
W1
110A
110Ac
W
110Ad
W2
110Ae
(b)
110Ab
W1A
110A
110Ac
WA
110Ad
W2A
110Ae
(ロ)
(a)
1020A
1021A
110Ab
110A
(b)
212
110Ab
110A
110Ae
(ハ)
1020B
1021B
1010B
Wa
(ニ)
(a)
1020C
1021C
1010Ab
1010C
(b)
1020D
1021D
1010D
1010Ab

Japanese Patent Laid-Open Publication No. Heisei 9-8206

[TITLE OF THE INVENTION]

LEAD FRAME AND BGA TYPE RESIN ENCAPSULATED SEMICONDUCTOR DEVICE

[CLAIMS]

1. A lead frame for a BGA type semiconductor device shaped to have a thickness smaller than that of a lead frame blank at tips of inner leads thereof in accordance with a two-step etching process, comprising:

the inner leads;

outer terminal portions each integrally connected to an associated one of the inner leads, the outer terminal portions being adapted to be electrically connected to an external circuit and arranged in a two-dimensional fashion on a surface of the lead frame blank where the inner leads are formed;

the tips of the inner leads each having a polygonal cross-sectional shape including four faces respectively provided with a first surface, a second surface, a third surface, and a fourth surface, the first surface being opposite to the second surface and flush with one surface of the remaining portion of the inner lead having the same thickness as that of the lead frame blank, and the third

and fourth surfaces each having a concave shape depressed toward the inside of the inner lead; and

the outer terminal portions each having a polygonal cross-sectional shape including four faces respectively provided with a pair of opposite surfaces being flush with respective surfaces of the lead frame blank and another pair of opposite surfaces having a convex shape protruded toward the outside of the outer terminal portion.

2. The lead frame according to claim 1, wherein each of the inner leads is shaped to have a thickness smaller than that of the lead frame blank at the entire portion thereof.

3. A BGA type resin encapsulated semiconductor device fabricated using a lead frame according to claim 1 or 2, comprising:

terminal portions made of solder and arranged on a surface of the lead frame where the outer terminal portions are formed, the terminal portions serving to be connected to an external circuit;

a semiconductor chip fixedly attached, at a surface thereof formed with electrode portions, to the first surfaces of the inner leads by an insulating adhesive interposed therebetween in such a fashion that the

electrode portions are received between facing ones of the inner leads;

the electrode portions each being electrically connected to the second surface of an associated one of the inner leads by a wire.

4. A BGA type resin encapsulated semiconductor device fabricated using a lead frame according to claim 1 or 2, comprising:

terminal portions made of solder and arranged on a surface of the lead frame where the outer terminal portions are formed, the terminal portions serving to be connected to an external circuit; and

a semiconductor chip electrically connected to the second surfaces of the inner leads by bumps, respectively.

5. The BGA type resin encapsulated semiconductor device according to claim 4, wherein the second surface of the tip of each inner lead has a concave shape depressed toward the inside of the inner lead.

6. A BGA type resin encapsulated semiconductor device fabricated using a lead frame according to claim 1 or 2, comprising:

terminal portions made of solder and arranged on a

surface of the lead frame where the outer terminal portions are formed, the terminal portions serving to be connected to an external circuit;

the lead frame including a die pad having the same thickness as that of the inner lead tip and a size allowing the die pad to be received between facing ones of electrode portions of a semiconductor chip;

the semiconductor chip fixedly attached, at a surface thereof formed with the electrode portions, to the die pad by an adhesive in such a fashion that the surface formed with the electrode portions directs in the same direction as the second surfaces of the inner lead tips; and

the electrode portions each being electrically connected to the second surface of an associated one of the inner leads by a wire.

7. A BGA type resin encapsulated semiconductor device fabricated using a lead frame according to claim 1 or 2, comprising:

terminal portions made of solder and arranged on a surface of the lead frame where the outer terminal portions are formed, the terminal portions serving to be connected to an external circuit;

the lead frame including a die pad having the same thickness as that of the inner lead tip and a size allowing

the die pad to be received between facing ones of electrode portions of a semiconductor chip;

the semiconductor chip fixedly attached, at a surface thereof opposite to a surface formed with the electrode portions, to the die pad by an adhesive in such a fashion that the electrode portions direct in the same direction as the second surfaces of the inner lead tips; and

the electrode portions each being electrically connected to the second surface of an associated one of the inner leads by a wire.

[DETAILED DESCRIPTION OF THE INVENTION]

[FIELD OF THE INVENTION]

The present invention relates to a lead frame member for a surface-mounting type resin encapsulated semiconductor device in which a lead frame is used as a core to form a circuit, and more particularly to a method for fabricating a lead frame member for BGA type semiconductor devices.

[DESCRIPTION OF THE PRIOR ART]

Recently, semiconductor devices have been developed to have a higher integration degree and a higher performance in pace with the tendency of electronic appliances to have a high performance and a light, thin,

simple, and miniature structure. A representative example of such semiconductor devices is an ASIC of LSI. In such a highly integrated semiconductor device having a higher performance, a rapid signal processing is conducted. Due to such a rapid signal processing, the inductance generated in the package may exceed a negligible level. In order to reduce the inductance in the package, proposals of increasing the number of power source terminals and ground terminals or reducing a substantial inductance have been made. In accordance with such proposals, an increase in the integration degree and performance of a semiconductor device results in an increase in the total number of outer terminals (pins). For this reason, semiconductor devices should have a multipinned structure using a further increased number of pins. Among semiconductor devices such as ASICs, representative examples of which are multipinned ICs, in particular, gate arrays or standard cells, microcomputers, or DSPs (Digital Signal Processors), those using lead frames include surface-mounting packages such as QFPs (Quad Flat Packages). Currently, QFPs up to a 300-pin class are practically being used. Such a QFP uses a single-layered lead frame 1410 shown in Fig. 14b. The cross-sectional structure of this QFP is shown in Fig. 14a. As shown in Fig. 14a, a semiconductor chip 1420 is mounted on a die pad 1411. Terminals (electrode pads) 1421 of the

semiconductor chip 1420 are connected with tips 1412A of inner leads 1412 plated with, for example, gold, by means of wires 1430, respectively. Thereafter, a resin encapsulating process is conducted, thereby forming a resin encapsulate 1440. Dam bars are then partially cut. Finally, outer leads 1413 are bent to have a gull-wing shape. Thus, the fabrication of the QFP is completed. This QFP has a structure in which the outer leads adapted to be connected to an external circuit are simultaneously arranged at the four sides of the package. That is, such a QFP is one developed to cope with a requirement for an increase in the number of terminals (pins). In the above case, the single-layered lead frame 1410 used is typically fabricated by processing a metal plate, made of cobalt, 42 ALLOY (42% Ni/Fe alloy), or a copper-based alloy exhibiting a high conductivity and a high strength, in accordance with an etching process or a stamping process to have a shape shown in Fig. 14b. In Fig. 14b, the portion (イ) is a plan view of the single-layered lead frame, and the portion (ロ) is a cross sectional view taken along the line F1 - F2 of the portion (イ).

However, semiconductor devices recently developed to have a higher signal processing speed and a higher performance (function) have inevitably involved use of an increased number of terminals. In the case of QFPs, use of

an increased number of terminals may be achieved by reducing the pitch of outer terminals. However, where the pitch of outer terminals is reduced, the outer terminals should have a correspondingly reduced width. This results in a degradation in the strength of the outer terminals. As a result, there may be problems in regard to the positional accuracy or the accuracy of flatness in the terminal shaping process for processing the outer terminals to have a gull-wing shape. In QFPs, the pitch of the outer leads is further reduced from 0.4 mm to 0.3 mm. Due to such a reduced outer lead pitch, it is difficult to achieve the mounting process. This causes a problem in that a sophisticated board mounting technique should be realized.

In order to avoid problems involved in conventional QFPs in regard to the mounting efficiency and mounting possibility, a plastic package semiconductor device called a "BGA (Ball Grid Array) semiconductor package" has been developed which is a surface-mounting package having solder balls as outer terminals thereof. The BGA semiconductor package is a surface-mounting semiconductor device (plastic package) in which outer terminals thereof are comprised of solder balls arranged in a matrix array on a package surface. In order to increase the number of input/output terminals in such a BGA semiconductor package, a semiconductor chip is mounted on one surface of a double-

sided circuit board. To the other surface of the circuit board, spherical solder balls are attached as electrodes for outer terminals. The electrodes for outer terminals are electrically conducted with the semiconductor chip via through holes, respectively. Since the spherical solder balls are arranged in the form of an array, it is possible to increase the terminal pitch, as compared to semiconductor devices using a lead frame. Accordingly, it is possible to achieve an increase in the number of input/output terminals without any difficulty in mounting semiconductor devices. The above mentioned BGA semiconductor package typically has a structure as shown in Fig. 11a. Fig. 11b is a view taken toward the lower surface of a blank shown in Fig. 11a. Fig. 11c shows through holes 1150. This BGA semiconductor package includes a die pad 1105 and bonding pads 1110 provided at one surface of a flat blank (resin plate) 1102 made of, for example, BT resin (bismalleid-based resin) to exhibit an anti-heat dissipation property. The die pad 1105 is adapted to mount a semiconductor chip 1101 thereon. The bonding pads 1110 are electrically connected with the semiconductor chip 1101 by means of bonding wires 1108, respectively. The BGA semiconductor package also includes outer connecting terminals 1106 provided at the other surface of the blank 1102. The outer connecting terminals

1106 are comprised of solder balls arranged in the form of a lattice or in a zig-zag fashion to electrically and physically connect the resulting semiconductor device to an external circuit. The bonding pads 1110 are electrically connected to the outer connecting terminals 1106 by means of wires 1104, through holes 1150, and wires 1104A, respectively. However, such a BGA semiconductor package has a complex configuration in that the blank 1102 is formed at both surfaces thereof with the circuits adapted to connect the semiconductor chip mounted on the BGA semiconductor package with the wires and electrodes, as outer terminals, adapted to allow the semiconductor package to be mounted on a printed circuit board after being configured into a semiconductor device. Furthermore, a short circuit may occur in the through holes 1150 due to a thermal expansion of the resin. Thus, the above mentioned BGA semiconductor package involves various problems in regard to manufacture and reliance.

In order to simplify the fabrication process of semiconductor packages while avoiding a degradation in reliability, various proposals have recently been made in which a circuit having a lead frame as a core thereof is formed, as different from the structure shown in Figs. 11a to 11c. In BGA semiconductor packages using such a lead frame, holes are perforated at areas respectively

corresponding to the outer terminal portions 1214 of the lead frame 1210. The lead frame 1210 is fixedly attached to an insulating film 1260. Such a structure is illustrated in Fig. 12a. A similar structure is shown in Fig. 12b. Conventionally, the lead frame used in BGA semiconductor packages adapted to use such a lead frame is fabricated using an etching process as shown in Figs. 13a to 13e. Inner and outer terminal portions 1212 and 1214 are formed to have the same thickness as that of a lead frame blank used. The etching process illustrated in Figs. 13a to 13e will now be described in brief. First, a thin plate (a lead frame blank 1310) made of a copper alloy or a nickel-copper alloy containing 42% Ni to have a thickness of about 0.25 mm is sufficiently cleaned. Thereafter, a photoresist 1320 such as a water-soluble casein resist using potassium dichromate as a sensitive agent is uniformly coated over both surfaces of the thin plate (Fig. 13b).

Subsequently, the resist films are exposed to highly-pressurized mercury while using a mask formed with a desired pattern, and then developed using a desired developing solution, thereby forming resist patterns 1330 (Fig. 13c). If necessary, an additional process such as a film hardening process or a cleaning process is then conducted. An etching solution containing a ferric

chloride solution as a principal component thereof is sprayed onto the thin plate (lead frame blank 1310), thereby causing the thin plate to be etched to have through holes having a desired shape and size (Fig. 13d).

The remaining resist films are then removed (Fig. 13e). After the removal of the resist films, the resulting structure is cleaned to obtain a desired lead frame. Thus, the etching process is completed. The lead frame obtained after the etching process is then subjected to a silver plating process at desired regions thereof. Following processes such as a cleaning process and a drying process, the inner lead portions of the lead frame are subjected to a tapping process using a polyimide-based adhesive tape for their fixing. If necessary, a bending process for tab bars and a down-setting process for the die pad are conducted. In the etching process shown in Fig. 13a to 13e, however, the thin plate is etched in both the direction of the thickness and directions perpendicular to the direction of the thickness. For this reason, there is a limitation in the miniaturization of inner lead pitches of lead frames.

[SUBJECT MATTERS TO BE SOLVED BY THE INVENTION]

As described above, BGA type resin encapsulated semiconductor devices using a lead frame as a core thereof can have an increased pitch of outer terminals adapted to

be connected to an external circuit while achieving an easy mounting for semiconductor devices, thereby allowing an increase in the number of input and output terminals, as compared to semiconductor packages using a single-layered lead frame shown in Fig. 14b while having outer terminals having the same structure as those of the BGA type semiconductor packages. However, there has also been growing demand for an increase in the number of terminals semiconductor packages. To this end, a reduced pitch of inner leads has been essentially required. Consequently, it is necessary to provide schemes capable of solving such a requirement. The present invention is adapted to solve the above mentioned requirement. In accordance with the present invention, it is possible to use an increased number of terminals. The present invention is adapted to provide a BGA type semiconductor device in which a circuit using a lead frame as its core is formed. Also, the present invention is adapted to provide a lead frame used to fabricate the above mentioned semiconductor device.

(MEANS FOR SOLVING THE SUBJECT MATTERS)

The lead frame of the present invention is shaped to have a thickness smaller than that of a lead frame blank at tips of inner leads thereof in accordance with a two-step etching process. This lead frame is characterized in that

it comprises: inner leads; outer terminal portions each integrally connected to an associated one of the inner leads, the outer terminal portions being adapted to be electrically connected to an external circuit and arranged in a two-dimensional fashion on a surface of the lead frame blank where the inner leads are formed; the tips of the inner leads each having a polygonal cross-sectional shape including four faces respectively provided with a first surface, a second surface, a third surface, and a fourth surface, the first surface being opposite to the second surface and flush with one surface of the remaining portion of the inner lead having the same thickness as that of the lead frame blank, and the third and fourth surfaces each having a concave shape depressed toward the inside of the inner lead; and the outer terminal portions each having a polygonal cross-sectional shape including four faces respectively provided with a pair of opposite surfaces being flush with respective surfaces of the lead frame blank and another pair of opposite surfaces having a convex shape protruded toward the outside of the outer terminal portion. The present invention is also characterized by a BGA type resin encapsulated semiconductor device fabricated using the lead frame of the present invention comprising: terminal portions made of solder and arranged on a surface of the lead frame where the outer terminal

portions are formed, the terminal portions serving to be connected to an external circuit; a semiconductor chip fixedly attached, at a surface thereof formed with electrode portions, to the first surfaces of the inner leads by an insulating adhesive interposed therebetween in such a fashion that the electrode portions are received between facing ones of the inner leads; the electrode portions each being electrically connected to the second surface of an associated one of the inner leads by a wire. Also, the present invention is characterized by a BGA type resin encapsulated semiconductor device fabricated using the lead frame of the present invention comprising: terminal portions made of solder and arranged on a surface of the lead frame where the outer terminal portions are formed, the terminal portions serving to be connected to an external circuit; and a semiconductor chip electrically connected to the second surfaces of the inner leads by bumps, respectively. This BGA type resin encapsulated semiconductor device is also characterized in that the second surface of the tip of each inner lead has a concave shape depressed toward the inside of the inner lead. The present invention is further characterized by a BGA type resin encapsulated semiconductor device fabricated using the lead frame of the present invention comprising: terminal portions made of solder and arranged on a surface

of the lead frame where the outer terminal portions are formed, the terminal portions serving to be connected to an external circuit; the lead frame including a die pad having the same thickness as that of the inner lead tip and a size allowing the die pad to be received between facing ones of electrode portions of a semiconductor chip; the semiconductor chip fixedly attached, at a surface thereof formed with the electrode portions, to the die pad by an adhesive in such a fashion that the surface formed with the electrode portions directs in the same direction as the second surfaces of the inner lead tips; and the electrode portions each being electrically connected to the second surface of an associated one of the inner leads by a wire.

The present invention is also characterized by a BGA type resin encapsulated semiconductor device fabricated using the lead frame of the present invention comprising: terminal portions made of solder and arranged on a surface of the lead frame where the outer terminal portions are formed, the terminal portions serving to be connected to an external circuit; the lead frame including a die pad having the same thickness as that of the inner lead tip and a size allowing the die pad to be received between facing ones of electrode portions of a semiconductor chip; the semiconductor chip fixedly attached, at a surface thereof opposite to a surface formed with the electrode portions,

to the die pad by an adhesive in such a fashion that the electrode portions direct in the same direction as the second surfaces of the inner lead tips; and the electrode portions each being electrically connected to the second surface of an associated one of the inner leads by a wire.

[FUNCTIONS]

The lead frame of the present invention is fabricated using a two-step etching process in such a fashion that it has a thickness smaller than that of a lead frame blank used at its inner lead tips. In particular, the present invention makes it possible to fabricate a lead frame having a thickness smaller than that of a lead frame blank at tips of inner leads thereof in accordance with a two-step etching process. That is, it is possible, in accordance with the present invention, to fabricate a lead frame having a thickness smaller than that of a lead frame blank at tips of inner leads thereof in accordance with an etching process shown in Figs. 8 or 9, thereby being capable of achieving a reduction in the pitch of inner leads. In accordance with the present invention, it is also possible to provide a BGA type resin encapsulated semiconductor device capable of achieving use of an increased number of terminals by arranging outer terminal portions in a two-dimensional fashion on a lead frame

surface. The present invention also achieves a reduction in the pitch of the inner leads as well as a reduction in the tip width of the inner leads by allowing the inner leads to have a thickness smaller than that of the lead frame blank. The tip of each inner lead has a polygonal cross-sectional shape including four faces respectively provided with a first surface, a second surface, a third surface, and a fourth surface. The first surface is opposite to the second surface and flush with one surface of the remaining portion of the inner lead having the same thickness as that of the lead frame blank. The third and fourth surfaces have a concave shape depressed toward the inside of the inner lead. Accordingly, an increase in strength is obtained with respect to the wire bonding width of the inner lead tips. Each outer terminal portion has a polygonal cross-sectional shape including four faces respectively provided with a pair of opposite surfaces being flush with respective surfaces of the lead frame blank and another pair of opposite surfaces having a convex shape protruded toward the outside of the outer terminal portion. Accordingly, the outer terminal portions have a sufficient strength. By virtue of the lead frame of the present invention having the above mentioned structure, the BGA type resin encapsulated semiconductor device of the present invention can have an increased number of

terminals.

[EMBODIMENTS]

Hereinafter, embodiments of the present invention will be described in conjunction with the annexed drawings. First, a lead frame according to a first embodiment of the present invention will be described. Fig. 1a is a plan view schematically illustrating the lead frame according to the first embodiment of the present invention. Fig. 1b is an enlarged view corresponding to about 1/4 portion of Fig. 1a. Fig. 1c is a cross-sectional view illustrating tips of inner leads. Fig. 1d is a cross-sectional view partially taken along the line A1 - A2 of Fig. 1a.

For the easy understanding of the illustrated structure, Fig. 1a, which is a schematic view, illustrates a reduced number of inner leads and a reduced number of outer terminal portions, as compared to Fig. 1b. In the figures, the reference numeral 100 denotes a lead frame, 110 inner leads, 110A tips of the inner leads, 120 outer terminal portions, 140 dam bars, 150 tab bars, 160 a frame portion, and 170 die holes. The lead frame according to the first embodiment is made of a nickel-copper alloy containing 42% Ni. This lead frame is fabricated in accordance with an etching process shown in Fig. 8 so that it is used for BGA type semiconductor devices. As shown in

Fig. 1a, outer terminal portions 120, each of which is integrally connected to an associated one of inner leads 110, are arranged in a two-dimensional fashion on a surface where the inner leads are formed, that is, a lead frame surface. The inner leads 110 has a thickness smaller than that of a blank for the lead frame at its entire portion including tips 110A. The outer terminal portions 120 have the same thickness as that of the lead frame blank. The inner leads 110 have a thickness of 40 μm whereas the portions of the lead frame other than the inner leads 110 have a thickness of 0.15 mm corresponding to the thickness of the lead frame blank. The tips 110A of the inner leads have a small pitch of 0.12 mm so as to achieve an increase in the number of terminals for semiconductor devices. As shown in Fig. 1c, the tip 110A of each inner lead has a substantially polygonal cross-sectional shape having four faces. The first face denoted by the reference numeral 110Aa corresponds to a surface of the lead frame blank. That is, the first face 110Aa is flush with one surface of an associated one of the outer terminal portions 120 involving no reduction in thickness. The second face denoted by the reference numeral 110Ab is a surface etched, but having a substantially flat profile, so as to allow an easy wire boding thereon. The third and fourth faces 110Ac and 110Ad have a concave shape depressed toward the inside

of the associated inner lead, respectively. This structure exhibits a high strength even though the second face (wire bonding surface) 110Ab is narrow. Each outer terminal portion 120 has a substantially polygonal cross-sectional shape having four faces, as shown in Fig. 1d. A pair of opposite faces 120a and 120b have a convex shape protruded toward the outside of the associated outer terminal portion, respectively. As shown in Fig. 1d, each inner lead 110 has a cross-sectional shape corresponding to that of its tip 110A shown in Fig. 1c. In the case of the lead frame 100 according to this embodiment, the outer terminal portions 120 are integrally connected to dam bars 140.

Now, a lead frame according to a second embodiment of the present invention will be described. Fig. 2a is a plan view schematically illustrating the lead frame, denoted by the reference numeral 100a, according to the first embodiment of the present invention. Fig. 2b is an enlarged view corresponding to about 1/4 portion of Fig. 1a. Fig. 2c(1) is a cross-sectional view illustrating tips of inner leads. Fig. 2c(2) is a cross-sectional view partially taken along the line C1 - C2 of Fig. 2b, illustrating the cross sections of the inner leads. Fig. 2c(3) is a cross-sectional view partially taken along the line C1 - C2 of Fig. 2b, illustrating the cross sections of the outer terminal portions 120. For the easy

understanding of the illustrated structure, Fig. 2a, which is a schematic view, illustrates a reduced number of inner leads and a reduced number of outer terminal portions, as compared to Fig. 2b. Similarly to the first embodiment, the lead frame according to the second embodiment is made of a nickel-copper alloy containing 42% Ni. This lead frame is fabricated in accordance with an etching process shown in Fig. 8 so that it is used for BGA type semiconductor devices. As shown in Fig. 2a, outer terminal portions 120, each of which is integrally connected to an associated one of inner leads 110, are arranged in a two-dimensional fashion on a lead frame surface. As different from the first embodiment, the inner leads 110 of the second embodiment has a thickness smaller than that of a blank for the lead frame only at its tips 110A. As shown in Fig. 2c(イ), the tip 110A of each inner lead has a cross-sectional shape substantially same as that of the first embodiment. The entire portion of each inner lead, except for a portion corresponding to a bonding region where an electrode portion (pad) is wire-bonded to a semiconductor chip for the connection therebetween, has the same thickness as that of the lead frame blank, similarly to the outer terminal portions 120, as shown in Fig. 2c(ロ). For this reason, the above mentioned portion of each inner lead cannot have a small pitch as in the tip.

As shown in Fig. 2c(A), each outer terminal portion 120 has a cross section with the same thickness as that of the lead frame blank, as in the lead frame of the first embodiment. Also, in the case of the lead frame 100A according to this embodiment, the outer terminal portions 120 are integrally connected to dam bars 140.

Where either the lead frame of the first embodiment or the lead frame of the second embodiment may be easily twisted at its inner leads 110 when it is formed into the shape of Fig. 1 or 2 in accordance with an etching process. To this end, the lead frame is subjected to an etching process in a state in which the tips of the inner leads are fixed together by means of connecting portions 110B. After completion of the etching process, the inner leads 110 are fixedly held by reinforcing tapes 190 (Fig. 3b). When a semiconductor device is fabricated using the lead frame, those fixing members are removed using a press or the like (Fig. 2a). In the case of the lead frame according to the second embodiment, it can be subjected to the etching process under the condition in which the tip of each inner lead is directly connected to the die pad. In this case, unnecessary portions of the lead frame are cut off after the etching process.

A method for etching the lead frame of the first embodiment will now be described in conjunction with Figs.

8a to 8e. Figs. 8a to 8e are cross-sectional views respectively illustrating sequential steps of the etching process for the lead frame of the first embodiment shown in Fig. 1. In particular, the cross-sectional views of Figs. 8a to 8e correspond to a cross section taken along the line A1 - A2 of Fig. 1b, respectively. In Figs. 8a to 8e, the reference numeral 810 denotes a lead frame blank, 820A and 820B resist patterns, 830 first openings, 840 second openings, 850 first concave portions, 870 flat surfaces, and 880 an etch-resistant layer, respectively. Also, the reference numeral 110 denotes inner leads, and the reference numeral 120 denotes outer terminal portions. First, an water-soluble casein resist using potassium dichromate as a sensitive agent is coated over both surfaces of a lead frame blank 810 made of a nickel-copper alloy containing 42% Ni to have a thickness of about 0.15 mm. Using desired pattern plates, the resist films are patterned to form resist patterns 820A and 820B having first openings 830 and second openings 840, respectively (Fig. 8a).

The first openings 830 are adapted to not only form a desired shape for outer terminal portions in a subsequent process, but also to allow the lead frame blank 810 to be etched in accordance with the pattern shape of the first openings to have a reduced thickness at inner lead forming

regions. The second openings 840 are adapted to form desired shapes of inner leads and outer terminal portions. Thereafter, both surfaces of the lead frame blank 810 formed with the resist patterns are etched using a 45 Be ferric chloride solution of 57°C at a spray pressure of 2.5 kg/cm^2. The etching process is terminated at the point of time when first recesses 850 etched to have a flat etched bottom surface have a depth h corresponding to 1/3 of the thickness of the lead frame blank (Fig. 8b).

Although both surfaces of the lead frame blank 810 are simultaneously etched in the primary etching process, it is unnecessary to simultaneously both surface of the lead frame blank 810. For instance, an etching process may be conducted at the surface of the lead frame blank formed with the resist pattern 820B having openings of a desired shape to form at least a desired shape of the inner leads using an etchant solution. In this case, the etching process is terminated after obtaining a desired etching depth at the etched inner lead forming regions. The reason why both surfaces of the lead frame blank 810 are simultaneously etched, as in this embodiment, is to reduce the etching time taken in a secondary etching process as described hereinafter. The total time taken for the primary and secondary etching processes is less than that taken in the case of etching only one surface of the lead

frame blank on which the resist pattern 820B is formed. Subsequently, the surface provided with the first recesses 850 respectively etched at the first openings 830 is entirely coated with an etch-resistant hot-melt wax (acidic wax type MR-WB6, The Inctec Inc.) by a die coater to form an etch-resistant layer 880 so as to fill up the first recesses 850 and to cover the resist pattern 820A (Fig. 8c).

It is unnecessary to coat the etch-resistant layer 880 over the entire portion of the surface provided with the resist pattern 820A. However, it is preferred that the etch-resistant layer 880 be coated over the entire portion of the surface formed with the first recesses 850 and first openings 830, as shown in Fig. 8c, because it is difficult to coat the etch-resistant layer 880 only on the surface portion including the first recesses 850. Although the hot-melt wax employed in this embodiment is an alkali-soluble wax, any suitable wax resistant to the etching action of the etchant solution and remaining somewhat soft during etching may be used. A wax for forming the etch-resistant layer 880 is not limited to the aforementioned wax, but may be a wax of a UV-setting type. Since each first recess 850 etched by the primary etching process at the surface formed with the pattern adapted to form a desired shape of the inner lead tip is filled up

with the etch-resistant layer 880, it is not further etched in the following secondary etching process. The etch-resistant layer 880 also enhances the mechanical strength of the lead frame blank for the second etching process, thereby enabling the second etching process to be conducted while keeping a high accuracy. It is also possible to enable a second etchant solution to be sprayed at an increased spraying pressure, for example, 2.5 kg/cm or above, in the secondary etching process. The increased spraying pressure promotes the progress of etching in the direction of the thickness of the lead frame blank in the secondary etching process. Then, the lead frame blank is subjected to a secondary etching process. In this secondary etching process, the lead frame blank 810 is etched at its surface formed with second recesses 860 to completely perforate the second recesses 860, thereby forming inner leads 110 and outer terminal portions 120 (Fig. 8d).

The bottom surface 870 of each recess formed by the primary etching process is flat. However, both side surfaces of each recess positioned at opposite sides of the bottom surface 870 have a concave shape depressed toward the inside of the inner lead. Then, the lead frame blank is cleaned. After completion of the cleaning process, the etch-resistant layer 880, resist films (resist patterns

820A and 820B) are sequentially removed. Thus, a lead frame having a structure of Fig. 1a formed with the inner leads 110 and outer terminal portions 120 is obtained. The removal of the etch-resistant layer 880 and resist films (resist patterns 820A and 820B) is achieved using a sodium hydroxide solution serving to dissolve them.

Although the lead frame etching method of Figs. 8a to 8e correspond to a cross section taken along the line A1 - A2 of Fig. 1b, respectively, the inner lead tips 110A of Fig. 1a may be formed to have the same shape as that of the inner leads 110 shown in Fig. 8. Since the entire portion of each inner lead is formed to have a thickness smaller than that of the lead frame blank in accordance with the etching process shown in Fig. 8, it is possible to obtain a reduced pitch of the inner lead tips. It is also possible to allow the inner leads to have a reduced pitch at their portions other than their tips. In particular, it is possible to provide a structure in which the first surface 110Aa of the inner lead tip can be flush with the lead frame blank portions having the same thickness as that of the lead frame blank, except for the lead frame blank portions having a reduced thickness, while being opposite to the second surface 110Ab, as shown in Fig. 1c. In this case, the third and fourth surfaces 110Ac and 110Ad may have a concave shape depressed toward the inside of the

inner lead.

The lead frame of the second embodiment shown in Figs. 2a to 2e can be fabricated using an etching method partially modified from that of Figs. 8a to 8e. That is, the tip 110A of each inner lead is formed to have a thickness smaller than that of the lead frame blank 810 using the same method as that shown in Figs. 8a to 8e and used for the fabrication of the inner leads 110. The remaining portions of the lead frame except for the inner lead tips are formed to have the same thickness as that of the lead frame blank 810 using the same process as used in the formation of the outer terminal portions 120 shown in Figs. 8a to 8e. Thus, the lead frame of the second embodiment, in which only the inner lead tips have a thickness smaller than that of the lead frame blank, can be fabricated using an etching process.

Where a semiconductor chip is mounted on the second surfaces 110b of the inner leads by means of bumps for an electrical connection therebetween, as in a semiconductor device according to a second embodiment as described hereinafter, an increased tolerance for the connection by bumps is obtained when the second surface 110b has a concave shape depressed toward the inside of the inner lead. To this end, an etching method shown in Figs. 9a to 9e is used in this case. The etching method shown in Figs.

9a to 9e is the same as that of Figs. 8a to 8e in association with its primary etching process. After completion of the primary etching process, the etching method is conducted in a manner different from that of the etching method of Figs. 8a to 8e in that the second etching process is conduced at the side of the first recesses 850 after filling up the second recesses 860 by the etch-resist layer 880, thereby completely perforating the second recesses 860. The cross section of each inner lead, including its tip, formed in accordance with the etching method of Figs. 9a to 9e, has a concave shape depressed toward the inside of the inner lead at the second surface 110b, as shown in Fig. 5.

The etching method in which the etching process is conducted at two separate steps, respectively, as in that of Figs. 8a to 8e or 9a to 9e, is generally called a "two-step etching method". This etching method is advantageous in that a desired fineness can be obtained. The etching method used to fabricate the lead frame 110 of the first embodiment shown in Figs. 1a to 1d or the lead frame of the second embodiment shown in Figs. 2a to 2c involves the two-step etching method and the method for forming a desired shape of each lead frame portion while reducing the thickness of each pattern formed. In particular, the etching method makes it possible to achieve a desired

fineness. In accordance with the method illustrated in Figs. 8a to 8e or Figs. 9a to 9e, the fineness of the tip of each inner lead formed by this method is dependent on the thickness of the inner lead tip. For example, where the blank has a thickness t reduced to 50 Om, the inner leads can have a fineness corresponding to a lead width W1 of 100 Om and a tip pitch p of 0.15 mm, as shown in Fig. 8e. In the case of using a small blank thickness t of about 30 Om and a lead width W1 of 70 Om, it is possible to form inner leads having a fineness corresponding to an inner lead pitch p of 0.12 mm. Of course, it may be possible to form inner leads having a further reduced tip pitch by adjusting the blank thickness t and the lead width W1.

Now, preferred embodiments of the present invention associated with a BGA type resin encapsulated semiconductor device will be described in conjunction with the annexed drawings. First, a first embodiment of a BGA type resin encapsulated semiconductor device will be described. Fig. 4a is a cross-sectional view illustrating the BGA type resin encapsulated semiconductor device according to the first embodiment. Figs. 4b and 4c are cross-sectional views taken in the direction of the thickness of the semiconductor device to illustrate one inner lead tip and one outer lead portion, respectively. In Figs. 4a to 4c, the reference numeral 200 denotes the semiconductor device, 211 electrode portions (pads), 220 wires, 240 a resin encapsulate, 250 reinforcing tapes, 260 an insulating adhesive, and 270 terminal portions, respectively. The BGA type resin encapsulated semiconductor device is fabricated using the lead frame according to the first embodiment. In this BGA type resin encapsulated semiconductor device, terminal portions 270, which are made of solder and adapted to connected to an external circuit, are arranged in a two-dimensional fashion on respective surfaces of outer

terminal portions 120 included in the lead frame. In this first embodiment, a semiconductor chip 210 is fixedly attached to the first surfaces 110a of inner leads 110 by means of an insulating adhesive 260 at its surface formed with electrode portions (pads) 211 in such a fashion that the electrode portions (pads) 211 are interposed between facing ones of the inner leads 110. Each electrode portion (pad) 211 is electrically connected to the second surface 110b of an associated one of the inner leads 110 by means of a wire 220. The semiconductor device of this first embodiment is encapsulated by a resin encapsulate 240 having a size substantially same as that of the semiconductor chip. This semiconductor device is also called a "CSP (Chip Size Package)". Since the tip of each inner lead 110 connected with the semiconductor chip by the associated wire 220 has a thickness smaller than that of the lead frame blank, the semiconductor device can have a thin structure.

The inner leads 110 of the lead frame used in the semiconductor device of this first embodiment has a cross-sectional shape as shown in Fig. 10(イ)a. The inner lead 110 has an etched flat surface (second surface) 110Ab which has a width W1 slightly more than the width W2 of an opposite surface 110Aa (first surface). The widths W1 and W2 are more than the width W at the central portion of the inner lead when viewed in the direction of the inner lead thickness. Thus, the tip of the inner lead has a cross-sectional shape having opposite wide surfaces while having a third surface 110Ac and a fourth surface 110Ad with a concave shape depressed toward the inside of the inner lead. By virtue of such a structure, a stable connection and an easy bonding are achieved in either case in which the inner lead tip 110A is wire-bonded to the semiconductor chip (not shown) at its first surface 110Aa or its second surface 110Ab. In the illustrated case, however, the etched surface (Fig. 10(イ)a) is used as a bonding surface. In the figure, the reference numeral 110Ab denotes the flat surface (second surface) formed by an etching process, 110Aa the surface of the lead frame blank (first surface), 1020A wires, and 1021a plated portions, respectively. Since the etched flat surface 110aB (second surface) is not rough, it exhibits a superior aptitude for connection (bonding) in the case of Fig. 10(ロ)a. Fig. 10(ハ) illustrates the connection (bonding) of the inner lead tip 1010B of the lead frame fabricated in accordance with an etching method shown in Fig. 13 to a semiconductor chip (not shown). In this case, the inner lead tip 1010B is

flat at both surfaces thereof. However, the surfaces of the inner lead tip 1010B have a width not more than the width defined between them in the thickness direction. Since both the surfaces are portions of the unprocessed surfaces of the blank for forming this lead frame, the aptitude thereof for connection (bonding) is inferior to that of the etched flat surface of the inner lead tip in accordance with this embodiment. Fig. 10(C) illustrates the tips 1010C and 1010D of inner leads formed in accordance with an etching process after being processed to have a reduced thickness and then subjected to an etching process and then connected to a semiconductor chip (not shown). Since the surface of each inner lead tip, at which a pressing process is conducted, is not flat, as shown in the figure, the tip is unstable during a connection (bonding) process, which may cause a problem in the reliability of the semiconductor package, as shown in Figs. 10(C)a and 10(C)b. In the figures, the reference numeral 1010Ab denotes a coining surface, and the reference numeral 1010Aa denotes a lead frame blank surface.

A second embodiment of the present invention associated with a BGA type resin encapsulated semiconductor device will now be described. Fig. 5a is a cross-sectional view illustrating the BGA type resin encapsulated semiconductor device according to the second embodiment. Figs. 5b and 5c are cross-sectional views taken in the direction of the thickness of the semiconductor device to illustrate one inner lead tip and one outer lead portion, respectively. In Figs. 5a to 5c, the reference numeral 200 denotes the semiconductor device, 210 a semiconductor chip, 212 bumps, 240 a resin encapsulate, 250 reinforcing tapes, and 270 terminal portions, respectively. The BGA type resin encapsulated semiconductor device is fabricated using a lead frame made of a nickel-copper alloy containing 42% Ni to have a thickness of about 0.15 mm and processed to have the same shape as that in the first embodiment of Figs. 1a and 1b in accordance with an etching process of Figs. 9a to 9e while having, at the entire portion of each inner lead, a thickness smaller than that of a blank for the lead frame. In this BGA type resin encapsulated semiconductor device, terminal portions 270, which are made of solder and adapted to connected to an external circuit, are arranged in a two-dimensional fashion on one surface of the semiconductor device. In this second embodiment, a semiconductor chip 210 is mounted near the tips of the inner leads 110 by means of bumps 212. Where the strength of the inner leads is insufficient due to a thin structure of the lead frame, the semiconductor chip 210 may be

attached to the lead frame over the entire portion of the lead frame.

The inner leads 110 of the lead frame used in the semiconductor device of this second embodiment has a cross-sectional shape as shown in Fig. 10(4)b. The inner lead 110 has an etched flat surface (second surface) 110Ab which has a width W1A slightly more than the width W2A of an opposite surface. The widths W1A and W2A (about 100 Om are more than the width WA at the central portion of the inner lead when viewed in the direction of the inner lead thickness. Thus, the tip of the inner lead has a cross-sectional shape having opposite wide surfaces. The first surface 110Aa is flat whereas the second surface 110Ab has a concave shape depressed toward the inside of the inner lead. The third and fourth surfaces 110Ac and 110Ad also have a concave shape depressed toward the inside of the inner lead. By virtue of such a structure, a stable and easy connection at the second surface 110Ab is achieved.

The semiconductor device according to this second embodiment uses the lead frame fabricated in accordance with the etching method of Figs. 9a to 9e while having a thickness smaller than that of the lead frame blank at the entire portion of the inner lead thereof. The lead frame also has a concave shape depressed toward the inside of the inner lead tip at the second surface 110b of the inner lead 110 including the tip. By virtue of such a lead frame structure, an increased tolerance for the connection by bumps is obtained.

A third embodiment of the present invention associated with a BGA type resin encapsulated semiconductor device will now be described. Fig. 6a is a cross-sectional view illustrating the BGA type resin encapsulated semiconductor device according to the third embodiment. Figs. 6b and 6c are cross-sectional views taken in the direction of the thickness of the semiconductor device to illustrate one inner lead tip and one outer lead portion, respectively. In Figs. 6a to 6c, the reference numeral 200 denotes the semiconductor device, 210 a semiconductor chip,

211 wires, 220 a conductive adhesive, 270 terminal portions, 280 a protective frame portion, and 290 an adhesive, respectively. The BGA type resin encapsulated semiconductor device is fabricated using a lead frame having a die pad along with the lead frame structure of the first embodiment. In this BGA type resin encapsulated semiconductor device, terminal portions 270, which are made of solder and adapted to connected to an external circuit, are arranged in a two-dimensional fashion on one surface of the semiconductor device. The lead frame used in this second embodiment is fabricated using the etching method of Figs. 8a to 8e according to the first embodiment to have a thickness smaller than that of the lead frame blank at the entire portion of the inner lead and the die pad 130. This lead frame is the same as that of the first embodiment in terms of the used blank and shape, except for the die pad 130 and portions associated with the die pad 130. In the semiconductor device of this third embodiment, the die pad 130 has a size allowing it to be received between facing electrode portions (pads) 211 of the semiconductor chip 210. The semiconductor chip 210 is mounted on the die pad 130 in such a fashion that its surface provided with the electrode portions (bumps) 211 directs in the same direction as the second surface 110b of each inner lead 110 under the condition in which the surface provided with the

electrode portions 211 is attached to the die pad 130 by means of a conductive adhesive 260. The electrode portions (bumps) 211 are electrically connected to the second surfaces 110b of the inner leads 110 by means of wires, respectively. By virtue of such a structure, the semiconductor device of this embodiment can have a further thinned structure, as compared to that of the first embodiment or fourth embodiment. The reason why the conductive adhesive is used in this embodiment is to dissipate heat generated in the semiconductor device through the die pad. Where terminal portions are provided at the lower surface of the die pad for a connection to a ground line, it is possible to more effectively dissipate heat. A protective frame portion 280 is mounted by means of an adhesive 290 to cover the peripheral portion of the semiconductor device. This protective frame portion 280 is used where the semiconductor device has an insufficient strength due to its thinned structure. Accordingly, the protective frame portion 280 is not an essential element. In this embodiment, the die pad and semiconductor chip are connected together by means of the conductive adhesive, as mentioned above. Accordingly, where the die pad is connected to a ground line, it is possible to not only obtain a heat dissipation effect, but also to solve a problem associated with noise.

A fourth embodiment of the present invention associated with a BGA type resin encapsulated semiconductor device will now be described. Fig. 7a is a cross-sectional view illustrating the BGA type resin encapsulated semiconductor device according to the fourth embodiment. Figs. 7b and 7c are cross-sectional views taken in the direction of the thickness of the semiconductor device to illustrate one inner lead tip and one outer lead portion, respectively. In Figs. 7a to 7c, the reference numeral 200 denotes the semiconductor device, 210 a semiconductor chip, 211 pads, 220 wieres, 240 a resin encapsulate, 250 reinforcing tapes, 260 a conductive adhesive, and 270 terminal portions, respectively. The semiconductor device of the fourth embodiment is a BGA type resin encapsulated semiconductor device fabricated using a lead frame made of a nickel-copper alloy containing 42% Ni and processed to have the same shape as that in the third embodiment in accordance with an etching process of Figs. 8a to 8e while having, at the entire portion of each inner lead and its die pad 130, a thickness smaller than that of a blank for the lead frame. In this BGA type resin encapsulated semiconductor device, terminal portions 270, which are made of solder and adapted to connected to an external circuit, are arranged in a two-dimensional fashion on one surface of the semiconductor device. The die pad 130 has a size

larger than that of the third embodiment, but substantially equal to that of the semiconductor chip 210. The semiconductor chip 210 is mounted on the die pad 130 in such a fashion that its surface provided with the electrode portions (bumps) 211 directs in the same direction as the second surface 110b of each inner lead 110 under the condition in which a surface opposite to the surface provided with the electrode portions 211 is attached to the die pad 130 by means of a conductive adhesive 260. The electrode portions (bumps) 211 are electrically connected to the second surfaces 110b of the inner leads 110 by means of wires, respectively.

All the semiconductor devices of the first through fourth embodiments use a two-step etching method shown in Figs. 8 or 9 and have a thickness smaller than that of a lead frame blank used at at least its inner lead tip. Accordingly, these semiconductor devices achieves a further increase in the number of terminals, as compared to conventional BGA type resin encapsulated semiconductor devices using a lead frame as a core, as in Fig. 12. Since the tips of the inner leads have a thickness smaller than that of the lead frame blank, it is possible to fabricate a semiconductor device having a thinned structure.

[EFFECTS OF THE INVENTION]

As apparent from the above description, the lead frame of the present invention is fabricated using a two-step etching process in such a fashion that it has a thickness smaller than that of a lead frame blank used at its inner lead tips. The present invention makes it possible to provide a BGA type resin encapsulated semiconductor device capable of achieving use of an increased number of terminals by arranging outer terminal portions in a two-dimensional fashion on a lead frame surface, as compared to conventional BGA semiconductor devices using a lead frame processed in such a fashion that it has the same thickness as that of the lead frame blank at the tips of inner leads thereof, as shown in Fig. 12. The BGA type resin encapsulated semiconductor device of the present invention is fabricated using the above mentioned lead frame of the present invention. Accordingly, the BGA type resin encapsulated semiconductor device can have a thinned structure while having an increased number of terminals. Thus, the present invention provides a BGA type semiconductor device using a lead frame.